

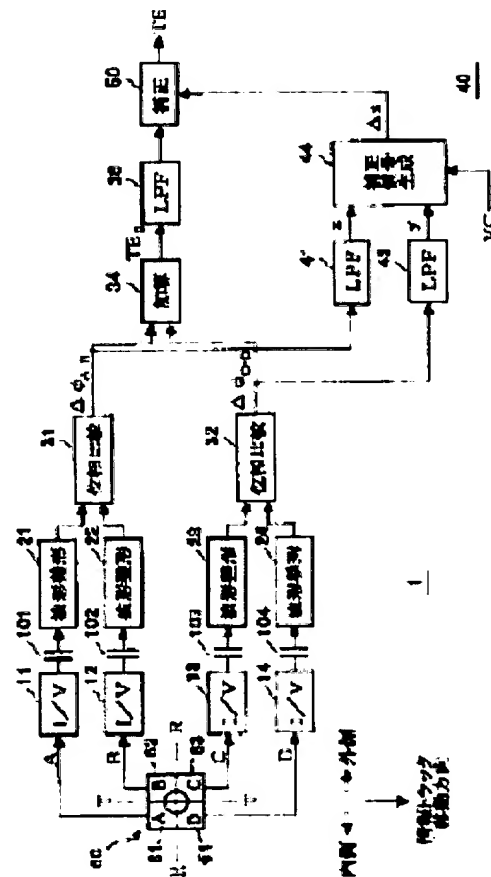
TRACKING ERROR SIGNAL DETECTING CIRCUIT

Patent number: JP2000251283
Publication date: 2000-09-14
Inventor: YAMANOI KOYU; SUGASAWA TAKU; YAMAUCHI TOSHIO
Applicant: TEXAS INSTR JAPAN LTD
Classification:
 - International: G11B7/09
 - european:
Application number: JP19990055651 19990303
Priority number(s):

Abstract of JP2000251283

PROBLEM TO BE SOLVED: To obtain a tracking error signal detecting circuit that can generate an accurate tracking error signal even in the case where the objective lens position is deviated from the center by the lens shift.

SOLUTION: The phase comparison circuits 31, 32 calculate phase differences $\Delta\phi_{A-B}$, $\Delta\phi_{C-D}$ of the photo-electric conversion signals of the photo-electric conversion element and also calculates the basic tracking error signal TE0 by adding these phase differences with an adding circuit 34. The DC elements x, y of the phase differences $\Delta\phi_{A-B}$, $\Delta\phi_{C-D}$ are extracted with filters 41, 42, the compensation signal Δz is calculated with the compensation signal generating circuit 44, and the basic tracking error signal TE0 is compensated with the compensation circuit 50 using the compensation signal Δz . The compensation signal generating circuit 44 calculates the differences $\Delta x = VC - x$ between the DC element x and reference value VC and the difference $\Delta y = VC - y$ between the DC element y6 and reference value VC, also calculates $\Delta x + \Delta y$, $\Delta x - \Delta y$ as the compensation signal Δz and outputs any one of $\Delta x + \Delta y$, $\Delta x - \Delta y$ depending on the difference between the DC element (x) and reference value VC and the difference between the DC element (y) and the reference value VC.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-251283

(P 2 0 0 0 - 2 5 1 2 8 3 A)

(43) 公開日 平成12年9月14日 (2000.9.14)

(51) Int. Cl. ⁷

G11B 7/09

識別記号

F I

G11B 7/09

テーマコード (参考)

C 5D118

審査請求 未請求 請求項の数9 OL (全17頁)

(21) 出願番号 特願平11-55651

(22) 出願日 平成11年3月3日 (1999.3.3)

(71) 出願人 390020248

日本テキサス・インスツルメンツ株式会社
東京都新宿区西新宿六丁目24番1号

(72) 発明者 山野井 康友

東京都港区北青山3丁目6番12号 青山富士ビル日本テキサス・インスツルメンツ株式会社社内

(72) 発明者 菅澤 卓

東京都港区北青山3丁目6番12号 青山富士ビル日本テキサス・インスツルメンツ株式会社社内

(74) 代理人 100094053

弁理士 佐藤 隆久

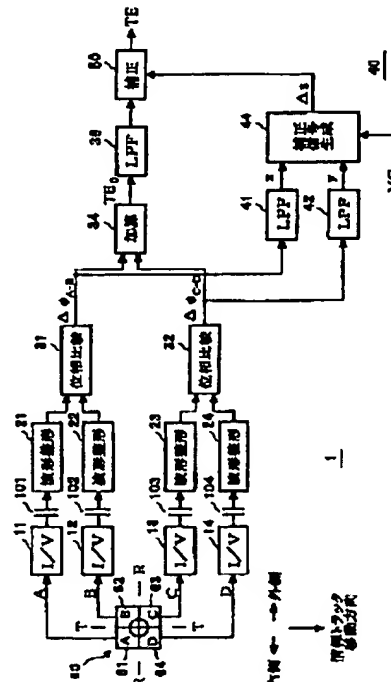
最終頁に続く

(54) 【発明の名称】 トラッキングエラー信号検出回路

(57) 【要約】

【課題】 対物レンズの位置がレンズシフトにより中心からずれた場合においても正確なトラッキングエラー信号を生成可能なトラッキングエラー信号検出回路を提供する。

【解決手段】 位相比較回路31、32で光電変換素子の光電変換信号同士の位相差 $\Delta\phi_{1-1}$ 、 $\Delta\phi_{1-2}$ を算出し、加算回路34でこれらを加算して基本トラッキングエラー信号TEを算出する。位相差 $\Delta\phi_{1-1}$ 、 $\Delta\phi_{1-2}$ 信号のDC成分 x 、 y をフィルタ41、42で抽出し、補正信号生成回路44で補正信号 Δz を算出し、補正回路50で基本トラッキングエラー信号TEを補正信号 Δz を用いて補正する。補正信号生成回路44は、DC成分 x と基準値VCとの差 $\Delta x = VC - x$ 、DC成分 y と基準値VCとの差 $\Delta y = VC - y$ を算出し、補正信号 Δz として、 $\Delta x + \Delta y$ 、 $\Delta x - \Delta y$ を算出し、DC成分 x と基準値VCとの大小関係およびDC成分 y と基準値VCとの大小関係に応じて、 $\Delta x + \Delta y$ 、 $\Delta x - \Delta y$ のいずれかを出力する。



【特許請求の範囲】

【請求項1】円板状の情報記録媒体から反射光を電気信号に変換する4分割型光電変換器の第1、第2、第3及び第4の光電変換素子から出力される電気信号に基づき、上記情報記録媒体に対する光学ヘッドのトラッキング制御に使用されるトラッキングエラー信号を検出するトラッキングエラー信号検出回路において、

上記情報記録媒体の情報トラックに対する移動方向の前方に位置する上記第1及び第2の光電変換素子の電気信号の位相差である第1の位相差信号を算出する第1の位相差算出回路と、

上記情報記録媒体の情報トラックに対する移動方向の後方に位置する上記第3及び第4の上記光電変換素子の電気信号の位相差である第2の位相差信号を算出する第2の位相差算出回路と、

上記第1の位相差信号と上記第2の位相差信号とを加算して基本トラッキングエラー信号を算出する第1の加算回路と、

上記光学ヘッドの上記情報トラックに対する位置関係に応じて上記第1及び第2の位相差信号に含まれるオフセット成分から補正信号を算出する補正信号生成手段と、
上記補正信号に基づき上記基本トラッキングエラー信号を補正してトラッキングエラー信号を出力する補正回路と、

を有するトラッキングエラー信号検出回路。

【請求項2】上記補正信号生成手段は、上記第1の位相差信号の直流成分である第1の直流成分を抽出する第1の低域通過フィルタと、上記第2の位相差信号の直流成分である第2の直流成分を抽出する第2の低域通過フィルタと、上記第1の直流成分と基準値との差である第1の差信号を算出する第1の減算回路と、上記第2の直流成分と上記基準値との差である第2の差信号を算出する第2の減算回路と、上記第1の差信号と上記第2の差信号との差である第3の差信号を算出する第3の減算回路と、上記第1の差信号と上記第2の差信号との和である第1の和信号を算出する加算回路と、上記第1の直流成分と上記第2の直流成分と上記基準値との大小関係に応じて上記第3の差信号又は上記第1の和信号を上記補正信号として出力する選択回路とを含む請求項1に記載のトラッキングエラー信号検出回路。

【請求項3】上記補正回路は、上記基本トラッキングエラー信号と上記補正信号とを加算して上記トラッキングエラー信号を算出する加算回路である、請求項1又は2に記載のトラッキングエラー信号検出回路。

【請求項4】上記第1の加算回路と上記補正回路との間に所定の低域通過特性を持つ低域通過フィルタを有する請求項1、2又は3に記載のトラッキングエラー信号検出回路。

【請求項5】円板状の情報記録媒体からの反射光を電気信号に変換する4分割型光電変換器の第1、第2、第3

及び第4の光電変換素子から出力される電気信号に基づき、上記情報記録媒体に対する光学ヘッドのトラッキング制御に使用されるトラッキングエラー信号を検出するトラッキングエラー信号検出回路において、

上記情報記録媒体の情報トラックに対する移動方向の前方に位置する上記第1及び第2の光電変換素子の電気信号の位相差である第1の位相差信号を算出する第1の位相差算出回路と、

上記情報記録媒体の情報トラックに対する移動方向の後方に位置する上記第3及び第4の上記光電変換素子の電気信号の位相差である第2の位相差信号を算出する第2の位相差算出回路と、

上記情報記録媒体の情報トラックに対する移動方向の対角位置に位置する上記第1及び第3の光電変換素子の電気信号の位相和である第1の位相和信号を算出する第1の位相和算出回路と、

上記情報記録媒体の情報トラックに対する移動方向の対角位置に位置する上記第2及び第4の光電変換素子の電気信号の位相和である第2の位相和信号を算出する第2の位相和算出回路と、

上記第1の位相和信号と上記第2の位相和信号とを減算して基本トラッキングエラー信号を算出する減算回路と、

上記光学ヘッドの上記情報トラックに対する位置関係に応じて上記第1及び第2の位相差信号に含まれるオフセット成分から補正信号を算出する補正信号生成手段と、
上記補正信号に基づき上記基本トラッキングエラー信号を補正してトラッキングエラー信号を出力する補正回路と、

を有するトラッキングエラー信号検出回路。

【請求項6】上記第1、第2、第3及び第4の光電変換素子の電気信号の総和からRF信号を算出する第1の加算回路と、

上記第1の光電変換素子の電気信号と上記RF信号との位相差である第1の差信号を算出する第3の位相差算出回路と、

上記第2の光電変換素子の電気信号と上記RF信号との位相差である第2の差信号を算出する第4の位相差算出回路と、

上記第3の光電変換素子の電気信号と上記RF信号との位相差である第3の差信号を算出する第5の位相差算出回路と、

上記第4の光電変換素子の電気信号と上記RF信号との位相差である第4の差信号を算出する第5の位相差算出回路と、

を有し、上記第1の位相差算出回路は上記第1の差信号と上記第2の差信号から上記第1の位相差信号を算出し、上記第2の位相差算出回路は上記第3の差信号と上記第4の差信号から上記第2の位相差信号を算出し、上記第1の位相和算出回路は上記第1の差信号と上記第3

の差信号とから第1の位相和信号を算出し、上記第2の位相和算出回路は上記第2の差信号と上記第4の差信号とから第2の位相和信号を算出する請求項5に記載のトラッキングエラー信号検出回路。

【請求項7】上記補正信号生成手段は、上記第1の位相信号の直流成分である第1の直流成分を抽出する第1の低域通過フィルタと、上記第2の位相差信号の直流成分である第2の直流成分を抽出する第2の低域通過フィルタと、上記第1の直流成分と基準値との差である第5の差信号を算出する第1の減算回路と、上記第2の直流成分と上記基準値との差である第6の差信号を算出する第2の減算回路と、上記第5の差信号と上記第6の差信号との差である第7の差信号を算出する第3の減算回路と、上記第5の差信号と上記第6の差信号との和である第1の和信号を算出する加算回路と、上記第1の直流成分と上記第2の直流成分と上記基準値との大小関係に応じて上記第7の差信号又は上記第1の和信号を上記補正信号として出力する選択回路とを含む請求項5又は6に記載のトラッキングエラー信号検出回路。

【請求項8】上記補正回路は、上記基本トラッキングエラー信号と上記補正信号とを加算して上記トラッキングエラー信号を算出する加算回路である請求項5、6又は7に記載のトラッキングエラー信号検出回路。

【請求項9】上記第1及び第2の位相和算出回路と上記補正信号との間に所定の低域通過特性を持つ低域通過フィルタをそれぞれ有する請求項5、6、7又は8に記載のトラッキングエラー信号検出回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は光学式情報再生装置におけるトラッキング制御に用いるトラッキングエラー信号を算出するトラッキングエラー信号検出回路に関するものであり、特に、4分割型光電変換器からの検出信号を位相差方式でトラッキングエラー信号を検出するトラッキングエラー信号検出回路において検出精度を向上させる技術に関する。

【0002】

【従来の技術】コンパクトディスク(CD、CD-ROM)装置、磁気・光学(MO、MD)記録装置などの光学的に情報を再生する種々の光学式情報再生装置においては、記録媒体における情報記録部に光学ヘッドを位置決めするためトラッキング制御が行われており、そのトラッキング制御のために、光学式情報再生装置には、光学ヘッドが記録媒体の位置決め目標のトラックに対してどれだけずれているかを検出するトラッキングエラー信号検出回路が設けられている。光学式情報再生装置におけるトラッキング制御手段は、トラッキングエラー信号検出回路で検出したトラッキングエラーが0になるように、光学ヘッドの位置決め制御を行う。

【0003】これまで種々のトラッキングエラー信号検

出方式が提案されている(たとえば、尾上守夫監修、「光ディスク技術」、ラジオ技術選書198、85~99頁、参照)。そのようなトラッキングエラー信号検出方式のうち、位相差方式のトラッキングエラー信号検出回路の従来技術を述べる。位相差方式のトラッキングエラー信号検出方法とは、記録媒体のトラックを挟むように少なくとも2つの光電変換を行う素子を配置し、それらの光電変換素子の検出信号の位相差を検出してトラッキングエラーを検出する方法である。

【0004】従来のトラッキングエラーを検出する一例として、記録媒体のトラック方向に2分割され、ラジアル方向にも2分割され、合計4分割された4つの光電変換素子を有する4分割型光電変換器を用いて、位相差方式によってトラッキングエラーを検出する方法がある。そのトラッキングエラーの算出原理は、4つの光電変換素子のうち、対角位置にある光電変換素子の和をそれぞれ算出し、その後、2つの和信号の差(位相差)をトラッキングエラーとして算出することを前提としている。また、光電変換器の遠視野像が情報トラックの写像される方向に垂直な方向に移動しても正確なトラッキングエラー信号が算出可能なように、記録媒体の回転方向の前方に位置して位相の進んだ信号を発生する光電変換素子の検出信号を所定時間遅延して位相を調整した後、それぞれ対角位置にある2つの光電変換素子の検出信号の和をそれぞれ算出し、和信号相互の位相差をトラッキングエラーとして検出している。

【0005】その他の従来のトラッキングエラー信号検出方法として、4分割型光電変換器を用いた位相差方式であって、光学ヘッドに搭載された対物レンズの位置がレンズシフトにより中心からずれた場合においても正確なトラッキングエラー信号を算出可能なものがある。しかしながら、この位相差検出方法では、対角位置にある光電変換素子を対として使用せず、同じラジアル位置にある1対の光電変換素子の検出信号を用いる。

【0006】同じラジアル位置にある一対の光電変換素子の検出信号を用いるトラッキングエラー信号検出回路を図8を参照して述べる。図8に図解したトラッキングエラー信号検出回路は、記録媒体のトラック方向に2分割され、ラジアル方向にも2分割され、合計4分割された光電変換素子A、B、C、Dを有する4分割型光電変換器の出力信号を処理する。記録媒体のトラックの移動方向に対して同じ位相状態にある光電変換素子A、Bの出力信号の位相差 $\Delta\phi_1$ を第1の位相比較回路511で算出し、記録媒体のトラックの移動方向に対して同じ位相状態にある光電変換素子C、Dの出力信号の位相差 $\Delta\phi_2$ を第2の位相比較回路512で算出し、これらの位相差を加算器510で加算した後、低域通過フィルタ506を通してトラッキングエラー信号TEを出力する。この回路におけるトラッキングエラー検出においては、同じラジアル位置にある光電変換素子同士の位相差を算

出している、第1の位相比較回路511、および、第2の位相比較回路512における位相差算出において位相ずれの問題はなく、対角位置にある光電変換素子を対として用いる回路方式におけるような遅延の調整は不要である。

【0007】

【発明が解決しようとする課題】対角位置にある光電変換素子を対として組み合わせて使用する方式の場合、1対となる光電変換素子の情報トラック移動方向における前方と後方の位置的差に起因するタイミング調整が不可欠となり、そのタイミング調整は光学式情報再生装置のディスクごとに調整する必要があり、調整が大変である。さらにその遅延量は数n秒の分解能で180°程度まで変化させなければならないと同時にディスクの回転速度によってその遅延量のきざみを変える必要があり、その調整およびその回路構成が複雑になる。またアナログフィルタを用いて遅延を与えるので、正確に位相進みを調整することが難しい上、温度変化などに起因するアナログフィルタの特性変化により、常に正確に位相進みを調整することが困難である。

【0008】図8に示したトラッキングエラー信号検出回路においては、情報トラックの移動方向に対して、異なる位置の光電変換素子の位相差を加算しているだけなので、光学ヘッドに搭載された対物レンズの位置がレンズシフトにより中心からずれた場合に十分正確なトラッキングエラー信号を算出できないという問題がある。

【0009】上述したように基本トラッキングエラー信号の算出方法によってその補正方法が異なる。したがって、基本トラッキングエラー信号の算出方法に依存した補正を行わなければならないという不具合に遭遇している。

【0010】本発明の目的は、光学ヘッドに搭載された対物レンズの遠視野像が情報トラックの写像される方向に垂直な方向に移動したときでも正確なトラッキングエラー信号を簡単な回路構成で検出可能なトラッキングエラー信号検出回路を提供することにある。

【0011】本発明の他の目的は、基本トラッキングエラー信号の算出方法に依存せず、光学ヘッドに搭載された対物レンズの遠視野像が情報トラックの写像される方向に垂直な方向に移動したときでも正確なトラッキングエラー信号を簡単な回路構成で検出可能なトラッキングエラー信号検出回路を提供することにある。

【0012】

【課題を解決するための手段】本発明の第1の実施形態によれば、円板状の情報記録媒体からの反射光を電気信号に変換する4分割型光電変換器の第1、第2、第3及び第4の光電変換素子から出力される電気信号に基づき、上記情報記録媒体に対する光学ヘッドのトラッキング制御に使用されるトラッキングエラー信号を検出するトラッキングエラー信号検出回路において、上記情報記

録媒体の情報トラックに対する移動方向の前方に位置する上記第1及び第2の光電変換素子の電気信号の位相差である第1の位相差信号を算出する第1の位相差算出回路と、上記情報記録媒体の情報トラックに対する移動方向の後方に位置する上記第3及び第4の上記光電変換素子の電気信号の位相差である第2の位相差信号を算出する第2の位相差算出回路と、上記第1の位相差信号と上記第2の位相差信号とを加算して基本トラッキングエラー信号を算出する第1の加算回路と、上記光学ヘッドの上記情報トラックに対する位置関係に応じて上記第1及び第2の位相差信号に含まれるオフセット成分から補正信号を算出する補正信号生成手段と、上記補正信号に基づき上記基本トラッキングエラー信号を補正してトラッキングエラー信号を出力する補正回路とを有するトラッキングエラー信号検出回路が提供される。

【0013】上記補正信号生成手段は、上記第1の位相差信号の直流成分である第1の直流成分を抽出する第1の低域通過フィルタと、上記第2の位相差信号の直流成分である第2の直流成分を抽出する第2の低域通過フィルタと、上記第1の直流成分と基準値との差である第1の差信号を算出する第1の減算回路と、上記第2の直流成分と上記基準値との差である第2の差信号を算出する第2の減算回路と、上記第1の差信号と上記第2の差信号との差である第3の差信号を算出する減算回路と、上記第1の差信号と上記第2の差信号との和である第1の和信号を算出する加算回路と、上記第1の直流成分と上記第2の直流成分と上記基準値との大小関係に応じて上記第3の差信号又は上記第1の和信号を上記補正信号として出力する選択回路とを含む。上記補正回路は、上記基本トラッキングエラー信号と上記補正信号とを加算して上記トラッキングエラー信号を算出する加算回路である。好ましくは、上記第1の加算回路と上記補正回路との間に所定の低域通過特性を持つ低域通過フィルタを有する。

【0014】また、本発明の第2の実施形態によれば、円板状の情報記録媒体からの反射光を電気信号に変換する4分割型光電変換器の第1、第2、第3及び第4の光電変換素子から出力される電気信号に基づき、上記情報記録媒体に対する光学ヘッドのトラッキング制御に使用されるトラッキングエラー信号を検出するトラッキングエラー信号検出回路において、上記情報記録媒体の情報トラックに対する移動方向の前方に位置する上記第1及び第2の光電変換素子の電気信号の位相差である第1の位相差信号を算出する第1の位相差信号回路と、上記情報記録媒体の情報トラックに対する移動方向の後方に位置する上記第3及び第4の上記光電変換素子の電気信号の位相差である第2の位相差信号を算出する第2の位相差算出回路と、上記情報記録媒体の情報トラックに対する移動方向の対角位置に位置する上記第1及び第3の光電変換素子の電気信号の位相和である第1の位相和信号

を算出する第1の位相和算出回路と、上記情報記録媒体の情報トラックに対する移動方向の対角位置に位置する上記第2及び第4の光電変換素子の電気信号の位相和である第2の位相和信号を算出する第2の位相和算出回路と、上記第1の位相和信号と上記第2の位相和信号とを減算して基本トラッキングエラー信号を算出する減算回路と、上記光学ヘッドの上記情報トラックに対する位置関係に応じて上記第1及び第2の位相差信号に含まれるオフセット成分から補正信号を算出する補正信号生成手段と、上記補正信号に基づき上記基本トラッキングエラー信号を補正してトラッキングエラー信号を出力する補正回路とを有するトラッキングエラー信号検出回路が提供される。好ましくは、上記第1、第2、第3及び第4の光電変換素子の電気信号の総和からRF信号を算出する第1の加算回路と、上記第1の光電変換素子の電気信号と上記RF信号との位相差である第1の差信号を算出する第3の位相差算出回路と、上記第2の光電変換素子の電気信号と上記RF信号との位相差である第2の差信号を算出する第4の位相差算出回路と、上記第3の光電変換素子の電気信号と上記RF信号との位相差である第3の差信号を算出する第5の位相差算出回路と、上記第4の光電変換素子の電気信号と上記RF信号との位相差である第4の差信号を算出する第5の位相差算出回路とを有し、上記第1の位相差算出回路は上記第1の差信号と上記第2の差信号から上記第1の位相差信号を算出し、上記第2の位相差算出回路は上記第3の差信号と上記第4の差信号から上記第2の位相差信号を算出し、上記第1の位相和算出回路は上記第1の差信号と上記第3の差信号とから第1の位相和信号を算出し、上記第2の位相和算出回路は上記第2の差信号と上記第4の差信号とから上記第2の位相和信号を算出する。また、上記補正信号生成手段は、上記第1の位相差信号の直流成分である第1の直流成分を抽出する第1の低域通過フィルタと、上記第2の位相差信号の直流成分である第2の直流成分を抽出する第2の低域通過フィルタと、上記第1の直流成分と基準値との差である第5の差信号を算出する第1の減算回路と、上記第2の直流成分と上記基準値との差である第6の差信号を算出する第2の減算回路と、上記第5の差信号と上記第6の差信号との差である第7の差信号を算出する第3の減算回路と、上記第5の差信号と上記第6の差信号との和である第1の和信号を算出する加算回路と、上記第1の直流成分と上記第2の直流成分と上記基準値との大小関係に応じて上記第7の差信号又は上記第1の和信号を上記補正信号として出力する選択回路とを含む。更に、上記補正回路は、上記基本トラッキングエラー信号と上記補正信号とを加算して上記トラッキングエラー信号を算出する加算回路である。更に好ましくは、上記第1及び第2の位相和算出回路と上記補正回路との間に所定の低域通過特性を持つ低域通過フィルタをそれぞれ有する。

【0015】上記第1の形態における補正信号生成手段は、前記第1の位相差算出回路で算出した第1の位相差の第1の直流成分を抽出する第1の低域通過フィルタと、前記第2の位相差算出回路で算出した第2の位相差の第2の直流成分を抽出する第2の低域通過フィルタと、前記第1の直流成分と基準値との第1の差を算出する第1の減算回路と、前記第2の直流成分と基準値との第2の差を算出する第2の減算回路と、前記第1の差と前記第2の差との第3の差を算出する第3の減算回路と、前記第1の差と前記第2の差との和を算出する加算回路と、前記第1の直流成分と前記基準値との大小比較を行い、前記第1の直流成分が前記基準値より大きいとき第1レベルの論理信号を出力し、前記第1の直流成分が前記基準値より小さいとき第2レベルの論理信号を出力する第1の比較回路と、前記第2の直流成分と前記基準値との大小比較を行い、前記第2の直流成分が前記基準値より大きいとき第1レベルの論理信号を出力し、前記第2の直流成分が前記基準値より小さいとき第2レベルの論理信号を出力する第2の比較回路と、前記第1および第2の比較回路の出力信号の排他的論理和を演算する排他的論理和演算回路と、前記排他的論理和演算回路の出力信号がハイレベルのとき前記第3の減算回路の出力信号を選択出力し、前記排他的論理和演算回路の出力信号がローレベルのとき前記加算回路の出力信号を選択出力する選択回路とを有する。

【0016】前記補正回路は、前記加算回路で算出した基本トラッキングエラー信号に前記トラッキングエラー補正手段で算出した補正信号を加算する加算回路である。

【0017】好ましくは、前記加算回路と前記補正回路との間に所定の低域通過特性を有する低域通過フィルタが設けられる。

【0018】本発明の第2の形態によれば、情報記録媒体に形成されたビット位置を情報トラックの方向およびラジアル方向に4分割された4つの光電変換素子を有する光電変換器で光学的に検出して光学式情報再生装置においてトラッキング制御に用いるトラッキングエラーを検出するトラッキングエラー信号検出回路であって、前記4つの光電変換素子のうち、対角位置に位置する光電変換素子の検出信号同士を加算して第1および第2の位相和を算出する第1および第2の位相和算出回路と、前記4つの光電変換素子のうち、前記情報トラックのラジアル方向に位置する2つの光電変換素子の検出信号のそれぞれについての第1および第2の位相差をそれぞれ算出する第1および第2の位相差算出回路と、前記第1および第2の加算回路で算出した第1および第2の位相和相互の位相差を算出した基本トラッキングエラー信号を算出する第3の位相差算出回路と、前記第1の位相差および前記第2の位相差に含まれる誤差から前記基本トラッキングエラー信号を補正する補正信号を算出する補正

信号生成手段と、前記第3の位相差算出回路で算出した基本トラッキングエラー信号を前記補正信号生成手段で算出したトラッキングエラー信号補正信号で補正する補正回路とを具備するトラッキングエラー信号検出回路が提供される。すなわち、第2の形態においては、対角位置に位置する光電変換素子の検出信号の和の相互の位相差から基本トラッキングエラー信号を生成し、ラジアル方向に位置する光電変換素子の検出信号の位相差信号からトラッキングエラー信号補正信号を算出して基本トラッキングエラー信号を補正する。

【0019】好ましくは、前記4つの光電変換素子の検出信号の総和を算出してRF信号を算出するRF信号算出回路、および、前記第1および第2の位相和を算出する前記第1および第2の位相和算出回路の前段に、または、前記第1および第2の位相差をそれぞれ算出する前記第1および第2の位相差算出回路の前段に、前記光電変換素子の検出信号それぞれと前記RF信号と差を算出する位相差算出回路をさらに具備する。この構成において、前記前記第1および第2の位相和算出回路における前記第1および第2の位相和の算出を前記RF信号との位相差信号について行い、前記第1および第2の位相差算出回路における前記第1および第2の位相差の算出を前記RF信号との位相差信号について行う。RF信号を用いることにより、信号処理の信頼性が向上する。

【0020】前記第2の形態における補正信号生成手段は、前記第1の位相差算出回路で算出した第1の位相差の第1の直流成分を抽出する第1の低域通過フィルタと、前記第2の位相差算出回路で算出した第2の位相差の第2の直流成分を抽出する第2の低域通過フィルタと、前記第1の直流成分と基準値との第1の差を算出する第1の減算回路と、前記第2の直流成分と基準値との第2の差を算出する第2の減算回路と、前記第1の差と前記第2の差との第3の差を算出する第3の減算回路と、前記第1の差と前記第2の差との和を算出する加算回路と、前記第1の直流成分と前記基準値との大小比較を行い、前記第1の直流成分が前記基準値より大きいとき第1レベルの論理信号を出力し、前記第1の直流成分が前記基準値より小さいとき第2レベルの論理信号を出力する第1の比較回路と、前記第2の直流成分と前記基準値との大小比較を行い、前記第2の直流成分が前記基準値より大きいとき第1レベルの論理信号を出力し、前記第2の直流成分が前記基準値より小さいとき第2レベルの論理信号を出力する第2の比較回路と、前記第1および第2の比較回路の出力信号の排他的論理和を演算する排他的論理和演算回路と、前記排他的論理和演算回路の出力信号がハイレベルのとき前記第3の減算回路の出力信号を選択出力し、前記排他的論理和演算回路の出力信号がローレベルのとき前記加算回路の出力信号を選択出力する選択回路とを有する。第2の形態における補正信号生成手段は、上述した第1の形態における補正信号

生成手段と実質的に同じである。したがって、基本トラッキングエラー信号の算出方法に依存せず、トラッキングエラー信号の補正が可能となる。

【0021】前記補正回路は、前記基本トラッキングエラー信号から前記トラッキングエラー補正手段で算出した補正信号を減ずる減算回路である。

【0022】好ましくは、前記第1および第2の位相差算出回路の前段に、前記光電変換素子からの光電変換信号を波形整形する波形整形回路が設けられ、前記第1および第2の位相差算出回路は波形整形された光電変換信号について位相差を算出する。

【0023】さらに好ましくは、前記波形整形回路の前段にカップリングコンデンサが設けられている。

【0024】

【発明の実施の形態】本発明のトラッキングエラー信号検出回路の好適実施の形態を添付図面を参照して述べる。

【0025】第1実施の形態

図1は本発明のトラッキングエラー信号検出回路の第1実施の形態としてのトラッキングエラー信号検出回路1の回路図である。図1に図解したトラッキングエラー信号検出回路1は、4個の電流・電圧変換回路11～14と、4個の波形整形回路21～24と、位相比較回路（位相差算出回路）31と、位相比較回路（位相差算出回路）32と、加算回路34と、低域通過フィルタ36と、低域通過フィルタ41と、第3の低域通過フィルタ42と、補正信号生成回路44と、補正回路50とを有する。ここで、補正信号生成回路44と補正回路50とにより、トラッキングエラー補正手段40が構成される。なお、電流・電圧変換回路11～14と波形整形回路21～24との間にACカップリングコンデンサ101～104を設けることが望ましい。

【0026】第1実施の形態において、光電変換器として、トラック方向Tおよびラジアル方向Rに4分割された第1の光電変換素子(A)61、第2の光電変換素子(B)62、第3の光電変換素子(C)63および第4の光電変換素子(D)64を有する4分割型光電変換器60を用いる。第1～第4の光電変換素子61～64は、受光した光の量に相当する電流を発生するフォトデテクタである。第1実施の形態において、情報トラックの移動方向に対して、第1の光電変換素子(A)61および第2の光電変換素子(B)62は、第3の光電変換素子(C)63および第4の光電変換素子(D)64に対して前方に位置する。この位置関係は、図8を参照して述べた4分割型光電変換器における位置関係とは逆である。すなわち、図8に図解した情報トラックの移動方向と、図1に図解した情報トラックの移動方向とは逆にしている。

【0027】上述したトラッキングエラー信号検出回路1および4分割型光電変換器60は、光学的情報記録媒

体、たとえば、CD-ROMに記憶された情報を読みだして再生するための光学ヘッドに搭載されている。光学ヘッドには上述したもの他に、トラッキング制御、フォーカス制御に用いる光学系、たとえば、対物レンズなどが搭載されている。

【0028】電流・電圧変換回路11~14はそれぞれ、4分割型光電変換器60の4個の第1~第4の光電変換素子61~64で検出した電流を所定のレベルの電圧に変換する。電流・電圧変換回路11~14としては、抵抗器を用いて構成することができる。

【0029】波形整形回路21~24は、電流・電圧変換回路11~14で変換した電圧を波形整形する。後述するように、第1~第4の光電変換素子61~64の検出信号は理想的には、正弦波の特性を有するが、第1~第4の光電変換素子61~64で検出した状態では雑音などが重畳されている場合があり、後述する位相差を正確に検出するため、波形整形回路21~24において、電流・電圧変換回路11~14から出力された電圧信号を波形整形した後、電圧比較動作を行なってそれぞれ2値化された信号を出力する。

【0030】位相比較回路（位相差算出回路）31は、同じラジアル方向に位置し、トラック方向に分割されている第1の光電変換素子（A）61および第2の光電変換素子62の検出信号を2値化した波形整形回路21および波形整形回路22の出力信号（以下、この出力信号を単に光電変換素子の検出信号と呼ぶことがある。）の位相を比較して、第1の位相差 $\Delta\phi_1$ を算出する。位相差の算出方法としては、たとえば、第1の光電変換素子（A）61の検出信号の立ち上がり（又は立ち下がり）から第2の光電変換素子（B）62の立ち上がり（又は立ち下がり）までの時間差を第1の位相差 $\Delta\phi_1$ とする。第2の位相比較回路（位相差算出回路）32は、同じラジアル方向に位置し、トラック方向に分割されている第3の光電変換素子（C）63および第4の光電変換素子64の検出信号を2値化した波形整形回路23および波形整形回路24の出力信号（以下、この出力信号を単に光電変換素子の検出信号と呼ぶことがある。）の位相を比較して、第2の位相差 $\Delta\phi_2$ を算出する。位相差の算出方法としては、たとえば、第3の光電変換素子（C）63の検出信号の立ち上がり（又は立ち下がり）から第4の光電変換素子（D）64の検出信号の立ち上がり（又は立ち下がり）までの時間差を、第2の位相差 $\Delta\phi_2$ とする。

【0031】位相比較回路31は、上述した例とは異なり、第2の光電変換素子（B）62の検出信号の立ち上がり（又は立ち下がり）から第1の光電変換素子（A）61の検出信号の立ち上がり（又は立ち下がり）までの時間差を第1の位相差 $\Delta\phi_1$ としてもよい。同様に、位相比較回路（位相差算出回路）32は、第4の光電変換素子（D）64の検出信号の立ち上がり（又は立ち下

がり）から第3の光電変換素子（C）63の検出信号の立ち上がり（又は立ち下がり）までの時間差を第2の位相差 $\Delta\phi_2$ としてもよい。位相比較回路31および位相比較回路32は、それぞれ、情報トラックの同じ側、たとえば、内側に位置する光電変換素子の検出信号の立ち上がり（又は立ち下がり）から外側に位置する光電変換素子の検出信号の立ち上がり（又は立ち下がり）の時間差を求めるように、しておく。

【0032】第1実施の形態における上述した位相差の算出方法は、図8に示したトラッキングエラー信号検出回路と同様であり、対角位置にある光電変換素子の検出信号相互の位相差ではない。したがって、位相比較回路31で算出した第1の位相差 $\Delta\phi_1$ には、光電変換素子が情報トラックの前方か後方に依存する遅延の問題はない。ただし、第1の位相差 $\Delta\phi_1$ と第2の位相差 $\Delta\phi_2$ との間には、前方か後方かの相違はある。

【0033】光学ヘッドがオントラック状態にある場合のトラッキングエラー信号TEの算出について述べる。図2は記録媒体に形成されたビットの位置と、ビームスポットの位置関係を図解した図である。図3（A）、

（B）はオントラック状態のときの第1~第4の光電変換素子61~64の検出信号の波形図であり、図3

（A）はビット深さが $\lambda/4$ に等しい場合の第1~第4の光電変換素子61~64の検出信号波形図であり、図3（B）はビット深さが $\lambda/4$ より浅い場合の第1~第4の光電変換素子61~64の検出信号波形図である。 λ は、光学ヘッドから情報記録媒体のビットに照射した光（ビーム）の波長を示す。

【0034】先ず、オントラック状態について述べる。図2に図解したように、光学ヘッドに搭載された対物レンズの中心軸が位置決めすべき記録媒体の情報トラック上のビットに位置しているとき、すなわち、オントラック状態のとき、対物レンズを通して出射され記録媒体のビットから反射したビームのスポットの中心は4分割型光電変換器60の中心に一致する。このとき、4分割型光電変換器60の第1~第4の光電変換素子61~64には同じ量の光が入射し、ビットの深さが $\lambda/4$ に一致しているときは、図3（A）に図解したように、第1~第4の光電変換素子61~64の検出信号の振幅と位相は一致し、同じ正弦波（または余弦波）となる。

【0035】オントラック状態でかつビット深さが $\lambda/4$ に等しいときは、第1の光電変換素子（A）61の検出信号と第2の光電変換素子（B）62の検出信号とは等しく、位相比較回路31で算出した第1の位相差 $\Delta\phi_1$ は0である。同様に、オントラック状態でかつビット深さが $\lambda/4$ に等しいときは、位相比較回路32で算出した第2の位相差 $\Delta\phi_2$ も0である。

【0036】加算回路34は、位相比較回路31で算出した第1の位相差 $\Delta\phi_1$ と位相比較回路32で算出した第2の位相差 $\Delta\phi_2$ とを加算してトラッキングエラ

一信号を算出する。このトラッキングエラー信号を基本トラッキングエラー信号TE。と呼ぶ。オントラック状態でかつピット深さが $\lambda/4$ に等しいとき基本トラッキングエラー信号TE。は0である。

【0037】低域通過フィルタ36は、たとえば、数10KHzのオーダーの低域通過特性を有しており、トラッキングエラー信号TE。の低域成分のみを通過させる。低域通過フィルタ36は通常の抵抗器とキャパシタを用いたRCフィルタとして構成することができる。

【0038】図3(B)に図解したように、オントラック状態であつピットの深さが $\lambda/4$ より浅い場合、第1の光電変換素子(A)61および第2の光電変換素子(B)62の検出信号と、第3の光電変換素子(C)63および第4の光電変換素子(D)64の検出信号とは位相が異なるが、第1の光電変換素子(A)61の検出信号と第2の光電変換素子(B)62の検出信号とは振幅および位相が一致しているから第1の位相差 $\Delta\phi_{1-}$ は0となり、第3の光電変換素子(C)63の検出信号と第4の光電変換素子(D)64の検出信号との振幅および位相は一致しているから第2の位相差 $\Delta\phi_{2-}$ も0である。すなわち、第1実施の形態においては、対角位置にある光電変換素子の差、たとえば、第1の光電変換素子(A)61と第3の光電変換素子(C)63の検出信号の差を算出しないので、ピットの深さが $\lambda/4$ より浅いときでも(深いときでも)、オントラック状態ならば、第1の位相差 $\Delta\phi_{1-}=0$ 、第2の位相差 $\Delta\phi_{2-}=0$ である。

【0039】上述したように、オントラック状態のときは、ピットの深さが $\lambda/4$ より浅い深いに係わらず、第1の位相差 $\Delta\phi_{1-}=0$ 、第2の位相差 $\Delta\phi_{2-}=0$ であり、補正信号生成回路44における誤差は0であり、補正回路50における基本トラッキングエラー信号TE。の補正は実質的に行われぬ。したがって、補正回路50から出力されるトラッキングエラー信号TE。は基本トラッキングエラー信号TE。そのままである。補正信号生成回路44および補正回路50の動作については、オフトラック状態の動作の記述において述べる。

【0040】次いで、光学ヘッドがオントラック状態からずれたデトラック状態のトラッキングエラー信号TEの算出について述べる。図4(A)、(B)はデトラック状態における第1～第4の光電変換素子61～64の波形図であり、図4(A)はピット深さが $\lambda/4$ に等しい場合の第1～第4の光電変換素子61～64の検出信号波形図であり、図4(B)はピット深さが $\lambda/4$ より浅い場合の第1～第4の光電変換素子61～64の検出信号波形図である。

【0041】図4(A)に図解したように、デトラック状態であつピット深さが $\lambda/4$ に等しい場合に、トラッキング制御の対象となる情報トラックから隣接する内側のトラック側にデトラックしているとき、位置決め対象

の情報トラックの内側の第1の光電変換素子(A)61の検出信号は情報トラックの外側の第2の光電変換素子(B)62の検出信号より位相が進む。その結果、位相比較回路31における第1の位相差 $\Delta\phi_{1-}$ は正の値となる。同様に、外側の第4の光電変換素子(C)63の検出信号は内側の第4の光電変換素子(D)64の検出信号より位相が進む。その結果、位相比較回路(位相差算出回路)32における第2の位相差 $\Delta\phi_{2-}$ は正の値となる。上記とは逆に、トラッキング制御の対象となる情報トラックから外側のトラック側にデトラックが生じた場合は、第1の位相差 $\Delta\phi_{1-}$ および第2の位相差 $\Delta\phi_{2-}$ の符号は逆になる。

【0042】図4(B)に図解したように、ピット深さが $\lambda/4$ より浅い場合に、トラッキング制御の対象となる情報トラックから内側のトラック側にデトラックが生じた場合、情報トラックの移動向きに対して、先行する(前方にある)第1の光電変換素子(A)61および第2の光電変換素子(B)62の検出信号と、後に位置する第3の光電変換素子(C)63および第4の光電変換素子(D)64の検出信号とは、それぞれ全て位相の異なった信号となる。但しこの場合第1及び第2の光電変換素子(A)、(B)間、第3及び第4の光電変換素子(C)、(D)間の位相差 Δt は等しい図5(B)に図解したように、レンズシフトが生じた場合、ピット深さが $\lambda/4$ より浅いときに $\Delta t_1 \neq \Delta t_2$ であるため、先行する第1及び第2の光電変換素子(A)61、(B)62の位相差と、後方の第3及び第4の光電変換素子(C)63、(D)64の位相差とが異なる。したがって、位相比較回路31の結果(第1の位相差 $\Delta\phi_{1-}$)と、位相比較回路32の結果(第2の位相差 $\Delta\phi_{2-}$)を加算回路34において加算しただけでは、正確なトラッキングエラー信号TEを算出できない。そこで本発明の第1実施の形態においては、トラッキングエラー補正手段40においてデトラック状態でも正確なトラッキングエラー信号TEを算出し、補正回路50において補正する。

【0043】図5を参照してトラッキングエラー補正手段40におけるトラッキングエラー信号の補正方法について述べる。デトラックが発生した状態で、記録媒体のピットに対して対物レンズの位置がラジアル方向に変化した場合、第1～第4の光電変換素子61～64の信号レベル及び位相が個々にシフトする。このようなシフトがある状態で、位相比較回路31において算出した第1の位相差 $\Delta\phi_{1-}$ と位相比較回路32において算出した第2の位相差 $\Delta\phi_{2-}$ を加算すると、オフセットを含んだトラッキングエラー信号になる。そこで、そのようなオフセットを検出して、加算回路34で算出したトラッキングエラー信号TE。を補正する。

【0044】オフセット値は、第1の位相差 $\Delta\phi_{1-}$ および第2の位相差 $\Delta\phi_{2-}$ の両者に含まれる。そこで、

第1の位相差 $\Delta\phi_1$ 、および第2の位相差 $\Delta\phi_2$ 、のそれぞれについて、所定期間（所定周期）の積分処理を行なう。その積分値をそれぞれ第1のDC成分 x および第2のDC成分 y とする。オフセットが存在しなければ、積分値 x 、 y はそれぞれ0になる。その積分値 x 、 y を基準レベル VC から減じると、オフセット値が算出できる。すなわち、第1のオフセット $\Delta x = VC - x$ 、第2のオフセット $\Delta y = VC - y$ となる。

【0045】図5（A）に一部を図解したが、第1のオフセット $\Delta x = VC - x$ および第2のオフセット $\Delta y = VC - y$ は種々の形態で発生する。そこで、種々の形態におけるトラッキングエラー信号補正信号 Δz の値の決定方法について述べる。

【0046】

【表1】

表1

- (1) $x > VC$ 、 $y > VC$ で $\Delta x > \Delta y$ の場合、 $\Delta z = \Delta x - \Delta y$
(Δz は正の値)
- (2) $x > VC$ 、 $y > VC$ で $\Delta x < \Delta y$ の場合、 $\Delta z = \Delta x - \Delta y$
(Δz は負の値)
- (3) $x < VC$ 、 $y < VC$ で $\Delta x > \Delta y$ の場合、 $\Delta z = \Delta x - \Delta y$
(Δz は正の値)
- (4) $x < VC$ 、 $y < VC$ で $\Delta x < \Delta y$ の場合、 $\Delta z = \Delta x - \Delta y$
(Δz は負の値)
- (5) $x > VC$ 、 $y < VC$ の場合、 $\Delta z = \Delta x + \Delta y$
($|\Delta x| > |\Delta y|$ のとき、 Δz は正の値であり、 $|\Delta x| < |\Delta y|$ のとき、 Δz は負の値である)
- (6) $x < VC$ 、 $y > VC$ の場合、 $\Delta z = \Delta x + \Delta y$
($|\Delta x| > |\Delta y|$ のとき、 Δz は負の値であり、 $|\Delta x| < |\Delta y|$ のとき、 Δz は正の値である)

【0047】表1に示した結果を、整理すると下記に簡略化できる。

表2

	条件	補正信号 Δz
(1)	$x > VC$ 、 $y > VC$ の場合 $x < VC$ 、 $y < VC$ の場合	$\Delta z = \Delta x - \Delta y$
(2)	$x > VC$ 、 $y < VC$ の場合 $x < VC$ 、 $y > VC$ の場合	$\Delta z = \Delta x + \Delta y$

【0048】

【表2】

【0049】トラッキングエラー補正手段40は上述した補正方法に基づいて、加算回路34で算出したトラッ

キングエラー信号 TE 。をトラッキングエラー信号補正信号 Δz を用いて補正する。

【0050】低域通過フィルタ41は、位相比較回路31で算出した第1の位相差 $\Delta\phi_{1-}$ の低域成分、すなわち、DC成分を抽出する。このDC成分を第1のDC成分 x （または DC_{1-} ）と呼ぶ。同様に、低域通過フィルタ42は位相比較回路32で算出した第2の位相差 $\Delta\phi_{2-}$ の低域成分、すなわち、DC成分を抽出する。このDC成分を第2のDC成分 y （または DC_{2-} ）と呼ぶ。

【0051】補正信号生成回路44の回路構成例を図6に示す。補正信号生成回路44は、減算回路441、442と、減算回路443と、加算回路444と、比較回路446、447と、排他的論理和 (EXCLUSIVE-OR) 回路448と、選択回路445とを有する。

【0052】減算回路441は低域通過フィルタ41からの第1のDC成分 x を基準レベル VC から減じて Δx を算出する。すなわち、第1のオフセット $\Delta x = VC - x$ を演算する。同様に、減算回路442は低域通過フィルタ42からの第2のDC成分 y を基準レベル VC から減じて Δy を算出する。すなわち、第2のオフセット $\Delta y = VC - y$ を算出する。基準レベル VC は、たとえば、0である。

表8

446の出力	447の出力	448の出力 (選択制御信号)
1 ($x > VC$)	1 ($y > VC$)	0
0 ($x < VC$)	0 ($y < VC$)	0
1 ($x > VC$)	0 ($y < VC$)	1
0 ($x < VC$)	1 ($y > VC$)	1

【0056】選択回路445は、排他的論理和回路448から出力される選択制御信号のレベルがハイレベル“H”の場合は加算回路444からの加算結果 $\Delta z = \Delta x + \Delta y$ を出力し、選択制御信号のレベルがローレベル“L”の場合は減算回路443からの減算結果 $\Delta z = \Delta x - \Delta y$ を出力する。その結果、表2に記したトラッキングエラー信号補正信号 Δz が選択回路445から補正回路50に出力され、補正回路50は低域通過フィルタ36から出力された補正前のトラッキングエラー信号 TE にトラッキングエラー信号補正信号 Δz を加算して補正されたトラッキングエラー信号 TE を出力する。この例において補正回路50は加算回路である。

【0053】減算回路443はトラッキングエラー信号補正信号 $\Delta z = \Delta x - \Delta y$ を演算する。加算回路444はトラッキングエラー信号補正信号 $\Delta z = \Delta x + \Delta y$ を演算する。これら仮のトラッキングエラー信号補正信号 Δz のいずれか一方が選択回路445から選択されて出力される。

【0054】比較回路446、比較回路447および排他的論理和回路448は、表2に図解した論理演算を行って、選択回路445から出力されトラッキングエラー信号補正信号 Δz を決定する選択制御信号を算出する。比較回路446は基準レベル VC と x との比較を行い、 $x > VC$ の場合ハイレベル“H”の信号を出力し、 $x < VC$ の場合ローレベル“L”の信号を出力する。比較回路447は基準レベル VC と y との比較を行い、 $y > VC$ の場合ハイレベル“H”の信号を出力し、 $y < VC$ の場合ローレベル“L”の信号を出力する。排他的論理和回路は、表2に記した結果となるように、下記表3の演算結果に基づく選択制御信号を選択回路445に出力する。

【0055】
【表3】

【0057】上述したように、本発明の第1の実施の形態によれば、オントラック状態はもとよりデトラック状態において、ピットの深さが $\lambda/4$ より浅いか深いかに係わらず、換言すれば、光学ヘッドに搭載された対物レンズの遠視野像が情報トラックの写像される方向に垂直な方向に移動したときでも、正確なトラッキングエラー信号を算出できる。また図1および図6に図解した回路構成は簡単である。

【0058】上述したトラッキングエラー信号検出回路1の実施に際しては、図1および図6に図解した回路構成に限らず、その他種々の形態で構成することができ、たとえば、位相比較回路31、位相比較回路32、

加算回路 34、低域通過フィルタ 36、低域通過フィルタ 41、低域通過フィルタ 42、補正信号生成回路 44 および補正回路 50 を、回路ではなく、デジタル信号プロセッサなどの高速演算回路、または、マイクロコンピュータなどで一体化して行うこともできる。

【0059】なお、光学式情報再生装置において、トラッキングエラー信号 TE と同様に必要となる RF 信号は、波形整形回路 21~24 の出力信号を全加算すればよい。したがって、波形整形回路 21~24 の出力信号を加算する加算回路を設けることにより、RF 信号が得られる。

【0060】第2実施の形態

図7は本発明のトラッキングエラー信号検出回路の第2実施の形態としてのトラッキングエラー信号検出回路1Aを図解した構成図である。トラッキングエラー信号検出回路1Aは、4個の電流・電圧変換回路11~14と、波形整形回路21~24とを有する。これらの回路は図1を参照して述べた第1実施の形態のトラッキングエラー信号検出回路1における電流・電圧変換回路11~14および波形整形回路21~24と同様である。すなわち、電流・電圧変換回路11~14はそれぞれ、4分割型光電変換器60の4個の第1~第4の光電変換素子61~64で検出した電流を所定のレベルの電圧に変換する。電流・電圧変換回路11~14としては、抵抗器を用いて構成することができる。波形整形回路21~24は、電流・電圧変換回路11~14で変換した電圧を波形整形する。

【0061】なお、図1に図解したトラッキングエラー信号検出回路1と同様、図7に図解したトラッキングエラー信号検出回路1Aにおいても、電流・電圧変換回路11~14と波形整形回路21~24との間にACカップリングコンデンサ101~104を設けることが望ましい。

【0062】第2実施の形態においても図1を参照して述べた第1実施の形態と同様、光電変換器として、トラック方向Tおよびラジアル方向Rに4分割された第1の光電変換素子(A)61、第2の光電変換素子(B)62、第3の光電変換素子(C)63および第4の光電変換素子(D)64を有する4分割型光電変換器60を用いる。第1~第4の光電変換素子61~64は、受光した光の量に相当する電流を発生するフォトデテクタである。第2実施の形態においても図1を参照して述べた第1実施の形態と同様、情報トラックの移動方向に対して、第1の光電変換素子(A)61および第2の光電変換素子(B)62は、第3の光電変換素子(C)63および第4の光電変換素子(D)64に対して前方に位置する。したがって、図2に図解した記録媒体に形成されたピットの位置と、ビームスポットの位置関係、図3

(A)、(B)に図解したオントラック状態のときの第1~第4の光電変換素子の検出信号の波形、および、図

4(A)、(B)に図解したデトラック状態における第1~第4の光電変換素子の検出信号の波形は第2実施の形態にも適用する。

【0063】図7に図解したトラッキングエラー信号検出回路1Aは、図1に図解したトラッキングエラー信号検出回路1とは下記の異なる構成を有する。トラッキングエラー信号検出回路1Aは、波形整形回路21~24の出力信号を全加算してRF信号を算出するRF信号算出用加算回路(加算回路)71を有する。もちろん、図1に図解したトラッキングエラー信号検出回路1を使用する光学式情報再生装置においてもRF信号が使用される。その場合、RF信号算出用加算回路71に相当する回路でRF信号を生成するが、第2実施の形態においては、RF信号算出用加算回路71で生成したRF信号をトラッキングエラー信号TEの検出に使用する。

【0064】トラッキングエラー信号検出回路1Aは、位相比較回路(位相差算出回路)81~84を有する。位相比較回路(位相差算出回路)81は、第1の光電変換素子(A)61の検出信号とRF信号との位相を比較してRF信号に対する第1の光電変換素子(A)61の検出信号の位相差を示す第1の基準位相差 $\Delta\phi_1$ を出力する。位相比較回路82(位相差算出回路)は、第2の光電変換素子(B)62の検出信号とRF信号との位相を比較してRF信号に対する第2の光電変換素子(B)62の検出信号の位相差を示す第2の基準位相差 $\Delta\phi_2$ を出力する。位相比較回路83(位相差算出回路)は、第3の光電変換素子(C)63の検出信号とRF信号との位相を比較してRF信号に対する第3の光電変換素子(C)63の検出信号の位相差を示す第3の基準位相差 $\Delta\phi_3$ を出力する。位相比較回路(位相差算出回路)84は、第4の光電変換素子(D)64の検出信号とRF信号との位相を比較してRF信号に対する第4の光電変換素子(D)64の検出信号の位相差を示す第4の基準位相差 $\Delta\phi_4$ を出力する。

【0065】トラッキングエラー信号検出回路1Aは、加算回路(位相和算出回路)74および低域通過フィルタ75、加算回路(位相和算出回路)76および低域通過フィルタ77を有する。トラッキングエラー信号検出回路1Aはさらに減算回路(基本トラッキングエラー信号算出回路)91を有する。加算回路74、加算回路76、および、減算回路91の回路によって基本トラッキングエラー信号TEが生成される。下記にその処理内容を述べる。

【0066】トラッキングエラー信号検出回路1Aは、減算回路(位相差算出回路)72および低域通過フィルタ73、減算回路(位相差算出回路)78および第4の低域通過フィルタ79を有する。減算回路72および減算回路78は後述する補正信号生成回路95において算出するトラッキングエラー信号補正信号 Δz のための信号を生成する。

【0067】位相差算出回路または位相比較回路として動作する減算回路72は、位相比較回路（位相差算出回路）81で算出した第1の基準位相差 $\Delta\phi_1$ と位相比較回路（位相差算出回路）82で算出した第2の基準位相差 $\Delta\phi_2$ との差を算出して第1の位相差 $\Delta\phi_{1-}$ を算出する。このようにして算出された第1の位相差 $\Delta\phi_{1-}$ は、同じラジアル方向に位置する第1の光電変換素子

（A）61と第2の光電変換素子（B）62との位相差 $\Delta\phi_{1-}$ を示す。この位相差 $\Delta\phi_{1-}$ は、図1における位相比較回路（位相差算出回路）31で算出した第1の位相差 $\Delta\phi_{1-}$ に相当する。ただし、図7においては、RF信号算出用加算回路（加算回路）71で算出した基準となるRF信号との位相差同士（第1の基準位相差 $\Delta\phi_1$ と第2の基準位相差 $\Delta\phi_2$ との位相差）であるから、位相差の精度（信頼性）は高い。低域通過フィルタ73は、所定の低域通過特性を有し、第1の位相差 $\Delta\phi_{1-}$ 信号の低周波成分、即ちDC成分を出力する。低域通過フィルタ73の特性は、図1に図解した低域通過フィルタ41、42と同様、数10Hz程度であり、通常のRCフィルタとして構成できる。

【0068】位相和算出回路として動作する加算回路（位相和算出回路）74は、位相比較回路（位相差算出回路）81で算出した第1の基準位相差 $\Delta\phi_1$ と位相比較回路（位相差算出回路）83で算出した第3の基準位相差 $\Delta\phi_3$ との和を算出して第1の位相和 $\Delta\phi_{1+}$ を算出する。このようにして算出された第1の位相和 $\Delta\phi_{1+}$ は、第1の光電変換素子（A）61の検出信号のRF信号に対する位相差である第1の基準位相差 $\Delta\phi_1$ と、第3の光電変換素子（C）63の検出信号のRF信号に対する位相差である第3の基準位相差 $\Delta\phi_3$ との和である。この第1の位相和 $\Delta\phi_{1+}$ は、対角位置にある光電変換素子の検出信号の和であり、その算出に、RF信号を用いている点において信頼性が高い。低域通過フィルタ75は、低域通過フィルタ73とは異なる低域通過特性を有し、図1に図解した低域通過フィルタ36と同様、数10KHz程度であり、第1の位相和 $\Delta\phi_{1+}$ 信号の低周波成分、即ちDC成分を出力する。低域通過フィルタ75も通常のRCフィルタとして構成できる。

【0069】位相和算出回路として動作する加算回路（位相和算出回路）76は、位相比較回路（位相差算出回路）82で算出した第2の基準位相差 $\Delta\phi_2$ と位相比較回路（位相差算出回路）84で算出した第4の基準位相差 $\Delta\phi_4$ との和を算出して第2の位相和 $\Delta\phi_{2+}$ を算出する。このようにして算出された第2の位相和 $\Delta\phi_{2+}$ は、第2の光電変換素子（B）62の検出信号のRF信号に対する位相差である第2の基準位相差 $\Delta\phi_2$ と、第4の光電変換素子（D）64の検出信号のRF信号に対する位相差である第4の基準位相差 $\Delta\phi_4$ との和である。この第2の位相和 $\Delta\phi_{2+}$ も、対角位置にある光電変換素子の検出信号の和であり、その算出にRF

信号を用いている点において信頼性が高い。低域通過フィルタ77は、低域通過フィルタ75と同等の所定の低域通過特性を有し、第2の位相和 $\Delta\phi_{2+}$ 信号の低周波成分、即ちDC成分を出力する。低域通過フィルタ77も通常のRCフィルタとして構成できる。

【0070】位相差算出回路または位相比較回路として動作する減算回路78は、位相比較回路（位相差算出回路）83で算出した第3の基準位相差 $\Delta\phi_3$ と位相比較回路（位相差算出回路）84で算出した第4の基準位相差 $\Delta\phi_4$ との差を算出して第2の位相差 $\Delta\phi_{3-}$ を算出する。このようにして算出された第2の位相差 $\Delta\phi_{3-}$ は、同じラジアル方向に位置する第3の光電変換素子（C）63と第4の光電変換素子（D）64との位相差 $\Delta\phi_{3-}$ を示す。この位相差 $\Delta\phi_{3-}$ は、図1における位相比較回路32で算出した第1の位相差 $\Delta\phi_{3-}$ に相当する。ただし、図7においては、加算回路71で算出した基準となるRF信号との位相差同士（第3の基準位相差 $\Delta\phi_3$ と第4の基準位相差 $\Delta\phi_4$ との位相差）であるから、位相差の信頼性は高い。低域通過フィルタ79は、低域通過フィルタ73と同等の所定の低域通過特性を有し、第2の位相差 $\Delta\phi_{3-}$ 信号の低周波成分、即ちDC成分を出力する。低域通過フィルタ79も通常のRCフィルタとして構成できる。

【0071】位相差算出回路または位相比較回路として動作する減算回路91は、低域通過フィルタ75を通過した加算回路74において算出された第1の位相和 $\Delta\phi_{1+}$ のDC成分と、低域通過フィルタ77を通過した加算回路76で算出した第2の位相和 $\Delta\phi_{2+}$ のDC成分との差である総合位相差 $\Delta\phi_{(1+)-(2+)}$ を求める。この位相差検出結果は、従来例として例示した対角位置にある光電変換素子同士の位相差を用いてトラッキングエラー信号TEを算出する方法に類似している。しかし、第2実施形態においては、RF信号を用いて処理を行っているので総合位相差 $\Delta\phi_{(1+)-(2+)}$ の信頼性は高い。減算回路91で算出した総合位相差 $\Delta\phi_{(1+)-(2+)}$ を基本トラッキングエラー信号TEと呼ぶ。

【0072】補正信号生成回路95は、低域通過フィルタ73を通過した減算回路（位相差算出回路）72で算出した第1の位相差 $\Delta\phi_{1-}$ のDC成分と、低域通過フィルタ79を通過した減算回路（位相差算出回路）78で算出した第2の位相差 $\Delta\phi_{3-}$ のDC成分を用いてトラッキングエラー信号補正信号 Δz を算出する。補正信号生成回路95は、図1および図6を参照した述べた補正信号生成回路44と実質的に同じ処理を行って、トラッキングエラー信号補正信号 Δz を生成する。すなわち、補正信号生成回路95は、図6に図解した補正信号生成回路44と同様の回路構成をなし、図6に図解した低域通過フィルタ41に対応する低域通過フィルタ73から第1のDC成分xとして減算回路（位相差算出回

路) 72で算出した第1の位相差 $\Delta\phi_{1-}$ のDC成分を入力し、図6に図解した低域通過フィルタ42に対応する低域通過フィルタ79から第2のDC成分 y として減算回路(位相差算出回路)78で算出した第2の位相差 $\Delta\phi_{2-}$ のDC成分を入力し、回路441~448に相当する回路でトラッキングエラー信号補正信号 Δz を算出する。トラッキングエラー信号補正信号 Δz を算出する演算アルゴリズムおよび判定条件は上述したものと同様である。

【0073】トラッキングエラー信号補正回路としての減算回路92は、減算回路91で算出した基本トラッキングエラー信号TE ϕ から補正信号生成回路95で算出したトラッキングエラー信号補正信号 Δz を減じて補正したトラッキングエラー信号TEを生成する。減算回路92は、図1および図6の補正回路50に対応しているが、減算を行う。

【0074】第2実施の形態は、上述したように、基本トラッキングエラー信号TE ϕ の算出に対角位相にある光電変換素子同士の第1の位相和 $\Delta\phi_{1+}$ と第2の位相和 $\Delta\phi_{2+}$ との差から基本トラッキングエラー信号TE ϕ を算出する点において、第1実施の形態とは異なる。この点においては、従来例として例示したものと類似する位相差方式であるが、第2実施の形態においてはRF信号を用いており基本トラッキングエラー信号TE ϕ の算出の信頼性が高い。

【0075】もちろん、位相比較回路81~84においてRF信号との位相差を算出した信号について、減算回路72、加算回路74、加算回路76および減算回路78において上述した演算処理を行うことは必須ではないが、RF信号を用いることにより、信頼性が向上する。

【0076】なお、図1に図解した第1実施の形態のトラッキングエラー信号検出回路1において、図7に図解したRF信号算出用加算回路71と同様のRF信号算出回路を付加してRF信号を算出し、このRF信号を用いて波形整形回路21~24の出力信号の位相差を算出したのち、位相比較回路(位相差算出回路)31および位相比較回路(位相差算出回路)32において位相差を算出させることもできる。それにより、図1に図解したトラッキングエラー信号検出回路1においても信頼性が向上する。

【0077】さらに第2実施の形態においては、第1実施の形態と同様、第1の位相差 $\Delta\phi_{1-}$ および第2の位相差 $\Delta\phi_{2-}$ を用いてトラッキングエラー信号補正信号 Δz を算出し、その補正信号 Δz を用いて基本トラッキングエラー信号TE ϕ を補正している。したがって、第1実施の形態と同様、精度の高いトラッキングエラー信号TEを生成できる。第2実施の形態においては、光学式情報再生装置ごとの調整を不要とせず、精度が高く精密な調整可能なアナログ遅延回路などを使用する必要がないので、温度変化などに依存せず、安定して使用でき

る。第2実施の形態の回路構成は比較的簡単な回路として構成できる。

【0078】上述したトラッキングエラー信号検出回路1Aおよび4分割型光電変換器60は、光学的情報記録媒体、たとえば、CD-ROMに記憶された情報を読みだして再生するのに使用する光学ヘッドに搭載されている。光学ヘッドには上述したものの他に、トラッキング制御、フォーカス制御に用いる光学系、たとえば、対物レンズなどが搭載されている。

【0079】上述したように、本発明の第1実施の形態または第2実施の形態のいずれによっても、正確なトラッキングエラー信号TEが算出できる。したがって、このトラッキングエラー信号TEを用いればトラッキング制御の精度が向上する。

【0080】さらに、第1実施の形態および第2実施の形態の記述から明らかなように、本発明においては、基本トラッキングエラー信号TE ϕ を算出は、4分割型光電変換器60の同じラジアル位置に位置するもの同士の位相差(第1の位相差 $\Delta\phi_{1-}$ と第2の位相差 $\Delta\phi_{2-}$)から算出しても、4分割型光電変換器60の対角位置に位置するもの同士の位相和(第1の位相和 $\Delta\phi_{1+}$ と第2の位相和 $\Delta\phi_{2+}$)から算出しても、最終的には、第1の位相差 $\Delta\phi_{1-}$ と第2の位相差 $\Delta\phi_{2-}$ からトラッキングエラー信号補正信号 Δz を算出し、それを用いて共通に基本トラッキングエラー信号TE ϕ を補正できる。すなわち、本発明は、基本トラッキングエラー信号TE ϕ の算出方法に依存せず、正確なトラッキングエラー信号TEを生成できるという利点がある。

【0081】

【発明の効果】本発明によれば、光学ヘッドに搭載された対物レンズがレンズシフトにより中心からずれたときでも正確なトラッキングエラー信号を簡単な回路構成で検出可能なトラッキングエラー信号検出回路を提供できる。

【0082】本発明によれば、基本トラッキングエラー信号の算出方法に依存せず、光学ヘッドに搭載された対物レンズがレンズシフトにより中心からずれたときでも正確なトラッキングエラー信号を簡単な回路構成で検出可能なトラッキングエラー信号検出回路を提供できる。

【図面の簡単な説明】

【図1】図1は本発明のトラッキングエラー信号検出回路の第1実施の形態としてのトラッキングエラー信号検出回路の回路図である。

【図2】図2は記録媒体に形成されたピットの位位と、ビームスポットの位置関係を図解した図である。

【図3】図3(A)、(B)はオントラック状態のときの第1~第4の光電変換素子の検出信号の波形図であり、図3(A)はピット深さが $\lambda/4$ に等しい場合の第1~第4の光電変換素子の検出信号波形図であり、図3(B)はピット深さが $\lambda/4$ より浅い場合の第1~第4

の光電変換素子の検出信号波形図である。

【図4】図4(A)、(B)はデトラック状態における第1～第4の光電変換素子の検出信号の波形図であり、図4(A)はビット深さが $\lambda/4$ に等しい場合の第1～第4の光電変換素子の検出信号波形図であり、図4(B)はビット深さが $\lambda/4$ より浅い場合の第1～第4の光電変換素子の検出信号波形図である。

【図5】図5(A)、(B)はデトラック状態におけるビット深さが $\lambda/4$ からずれている場合のトラッキングエラー信号と第1～第4の光電変換素子の検出信号の波形図であり、図5(A)は第1及び第2の光電変換素子によるトラッキングエラー信号と第3及び第4の光電変換素子によるトラッキングエラー信号の波形図であり、図5(B)は第1～第4の光電変換素子の検出信号のそれぞれの波形図である。

【図6】図6は図1に図解した補正信号生成回路の回路構成例を図解した回路図である。

【図7】図7は本発明のトラッキングエラー信号検出回路の第2実施の形態としてのトラッキングエラー信号検出回路の回路図である。

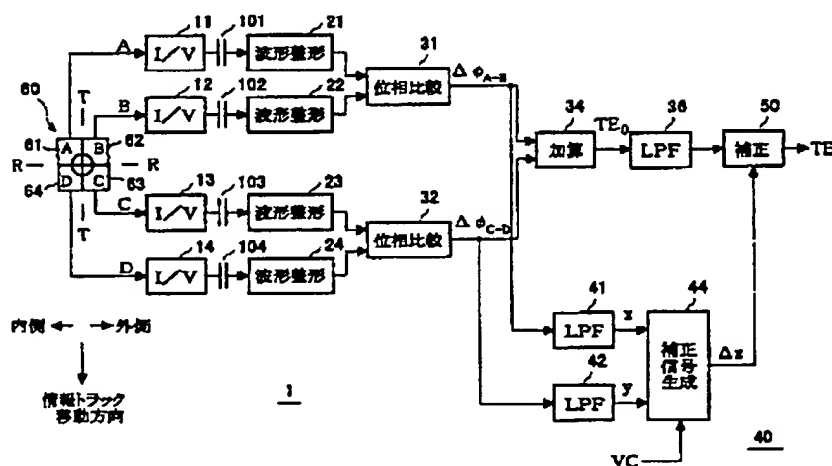
【図8】図8は従来のトラッキングエラー信号検出回路の回路構成を図解した図である。

【符号の説明】

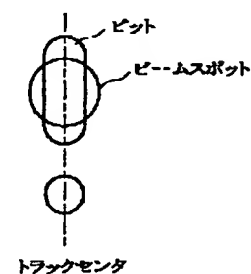
- 1、1A・・・トラッキングエラー信号検出回路
- 11～14・・・電流・電圧変換回路
- 21～24・・・波形整形回路

- 31・・・位相比較回路(位相差算出回路)
- 32・・・位相比較回路(位相差算出回路)
- 34・・・加算回路
- 36・・・低域通過フィルタ
- 40・・・トラッキングエラー補正手段
- 41、42・・・低域通過フィルタ
- 44・・・補正信号生成回路
- 441～443・・・減算回路
- 444・・・加算回路
- 445・・・選択回路
- 446～447・・・比較回路
- 448・・・排他的論理和回路
- 50・・・補正回路
- 60・・・4分割型光電変換器
- 61～64・・・第1～第4の光電変換素子(A)～(D)
- 71・・・RF信号算出用加算回路
- 72、78・・・減算回路
- 73、75、77、79・・・低域通過フィルタ
- 74、76・・・加算回路
- 81～84・・・位相比較回路
- 91・・・減算回路
- 92・・・減算回路
- 95・・・補正信号生成回路
- 101～104・・・カップリングコンデンサ

【図1】

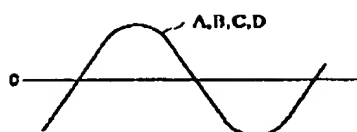


【図2】

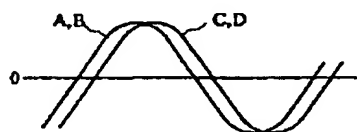


【図3】

(A) オントラック
ビット深さ = $\lambda/4$

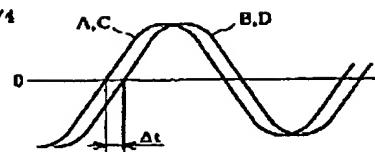


(B) オントラック
ビット深さ < $\lambda/4$

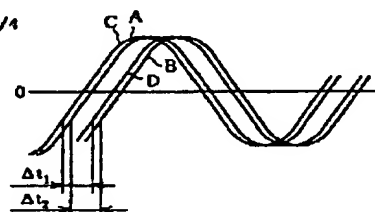


【図4】

(A) デトラック時
ビット深さ = $\lambda/4$

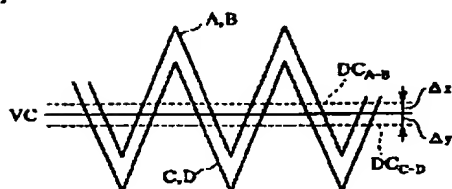


(B) デトラック時
ビット深さ < $\lambda/4$

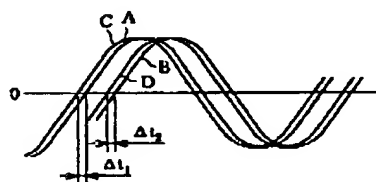


【図5】

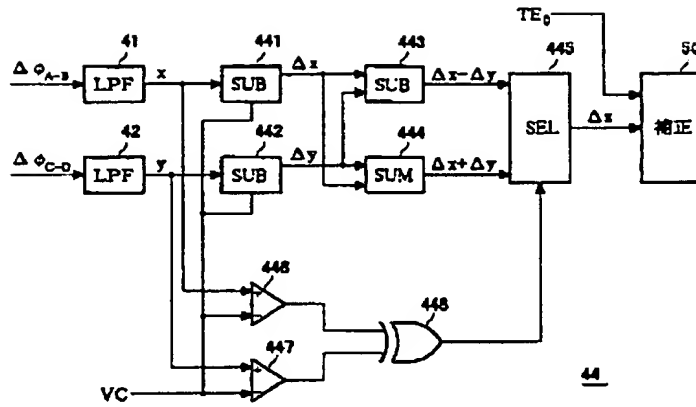
(A) TR



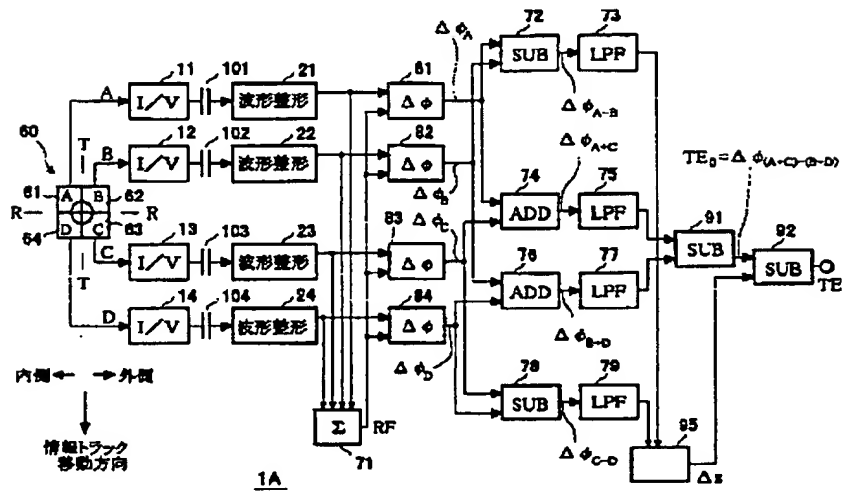
(B) レンズ・シフト時



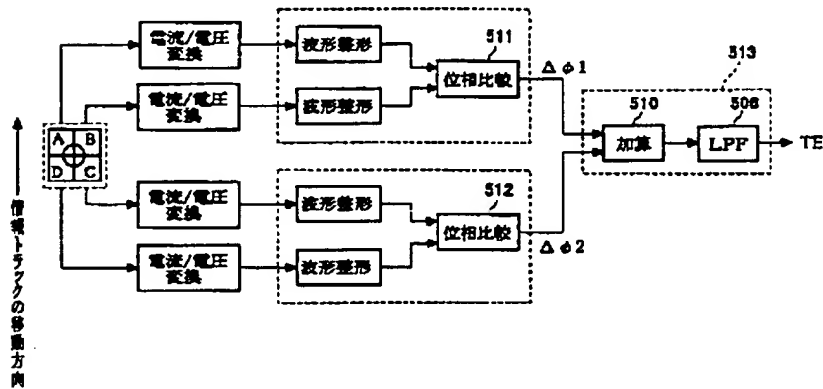
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 山内 俊夫

東京都港区北青山3丁目6番12号 青山富
士ビル日本テキサス・インスツルメンツ株
式会社内

Fターム(参考) 5D118 AA13 BA01 CA24 CB03 CD03
CF05